

國立新竹高工 113 學年度第一學期期末考試題

命題教師:徐永昇 科目: 電子學 範圍:CH7-4~CH9 班級:_____ 座號:_____ 姓名:_____

適用班級:資二甲、資二乙

※全程禁止使用 3C、行動電話、計算機等，違者以 0 分計並依校規處理。

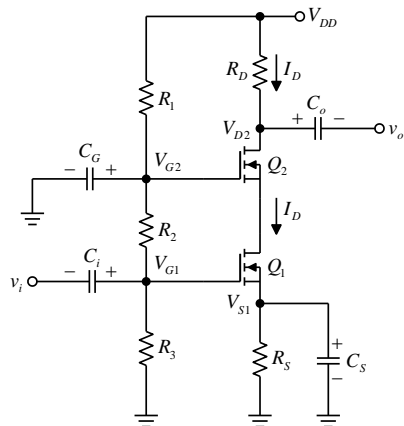
一、選擇題，共 20 題，每題 3 分

[本試卷題目共 4 頁]

1. () 下列有關 FET 放大電路 CS、CD、CG 三種組態的敘述，何者錯誤？(A)CS 組態輸入阻抗很高 (B)CG 組態輸入阻抗最高 (C)CD 組態電流增益最大 (D)CD、CG 組態輸出信號與輸入信號相位相同，CS 輸出信號與輸入信號相位相反

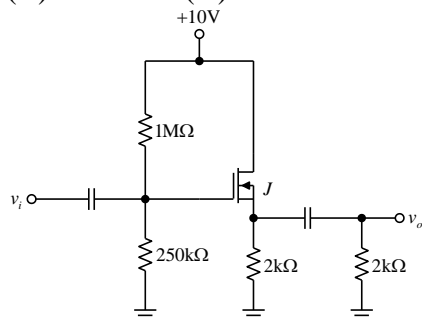
2. () 在數位積體電路 (integrated circuit, 簡記 IC) CMOS 元件中，常使用下列何者 FET 元件組成？(A)JFET (B)空乏型 MOSFET (C)增強型 MOSFET (D)以上皆非

3. () 如圖所示疊接放大電路，已知 $K_1 = K_2 = 1\text{mA/V}^2$ ， $V_{t1} = V_{t2} = 2\text{V}$ ， $R_1 = R_2 = R_3 = 100\text{k}\Omega$ ， $R_S = 1\text{k}\Omega$ ， $R_D = 5\text{k}\Omega$ ，電源電壓 $V_{DD} = 12\text{V}$ 。則下列敘述何者錯誤？(A)第一級由 Q_1 組成共源極放大電路，第二級由 Q_2 組成共閘極放大電路 (B) Q_1 工作點 $V_{DS1} = 4\text{V}$ ， $I_{D1} = 1\text{mA}$ (C) Q_2 工作點 $V_{DS2} = 3\text{V}$ ， $I_{D2} = 1\text{mA}$ (D)疊接放大電路主要目的是提升高頻響應

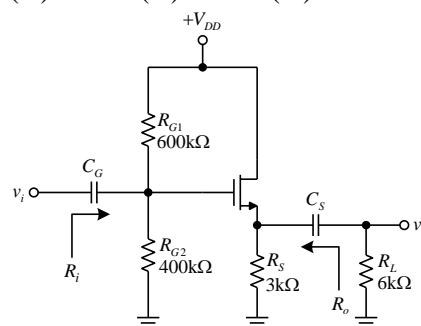


4. () 有一數位 IC 之輸出入參數： $V_{OL} = 0.7\text{V}$ 、 $V_{IL} = 1.6\text{V}$ ， $V_{OH} = 3.6\text{V}$ 、 $V_{IH} = 3.2\text{V}$ ，請問邏輯 "1" 的雜訊邊限 NM_H 為何？(A) 0.9V (B) 0.7V (C) 0.5V (D) 0.4V

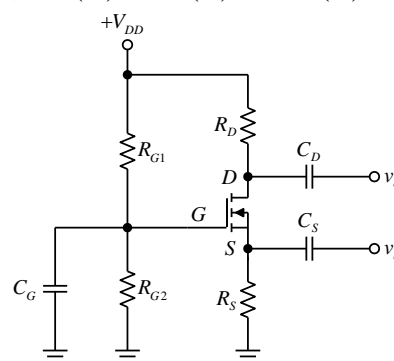
5. () 如下圖所示之放大器電路，電晶體 J 之參數如下： $I_{DSS} = 8\text{mA}$ ， $V_{GS(off)} = -4\text{V}$ ，求此電路之小信號互導 g_m (Transconductance) 為何？(A) 2 mA/V (B) 4 mA/V (C) 6 mA/V (D) 8 mA/V



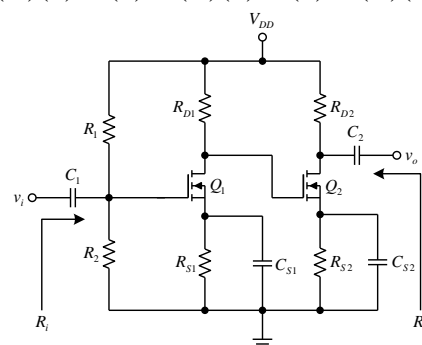
6. () 如下圖所示增強型 MOSFET 共汲極放大電路，若參數 $g_m = 1\text{mA/V}$ ，求電壓增益 $\frac{v_o}{v_i}$ 為多少？(A) 0.33 (B) 0.67 (C) 0.75 (D) 1



7. () 如下圖所示之 MOSFET 放大電路，已知 MOSFET 之臨界電壓 $V_T = 1.5\text{V}$ ，參數 $K = 2\text{mA/V}^2$ 。若 $V_{DD} = 15\text{V}$ ， $R_{G1} = 300\text{k}\Omega$ ， $R_{G2} = 60\text{k}\Omega$ ， $R_S = 1\text{k}\Omega$ ， $R_D = 10\text{k}\Omega$ ，則此電路之交流信號電壓增益 v_o/v_i 為何？(A) 7.4 (B) 15.6 (C) 20 (D) 24



8. () 如圖所示直接耦合串級放大電路，若 $R_1 = 220\text{k}\Omega$ ， $R_2 = 220\text{k}\Omega$ ， $R_{D1} = R_{D2} = 16\text{k}\Omega$ ， $R_{S1} = R_{S2} = 2\text{k}\Omega$ 。已知 MOSFET 工作於飽和區， Q_1 及 Q_2 的順向互導相同 $g_{m1} = g_{m2} = 1\text{mA/V}$ 。某生因為實驗中不慎將 Q_1 燒毀，更換 Q_1 後，下列何者最不可能會改變？(1)輸入阻抗 (2)輸出阻抗 (3)第一級電壓增益 (4)第二級電壓增益 (A)(1)及(2) (B)(3)及(4) (C)(1)及(3) (D)(2)及(4)



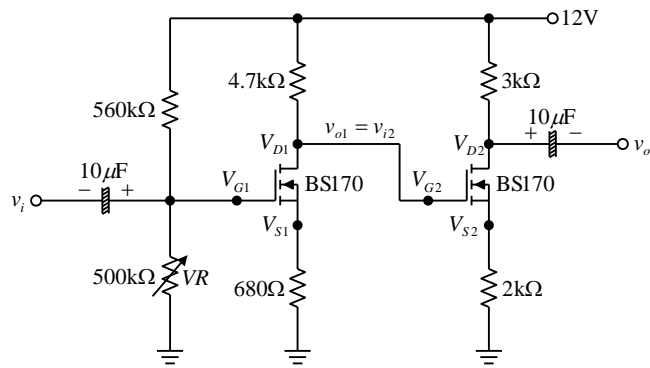
國立新竹高工 113 學年度第一學期期末考試題

命題教師:徐永昇 科目: 電子學 範圍:CH7-4~CH9 班級:_____ 座號:_____ 姓名:_____

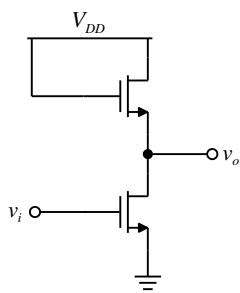
適用班級:資二甲、資二乙

※全程禁止使用 3C、行動電話、計算機等，違者以 0 分計並依校規處理。

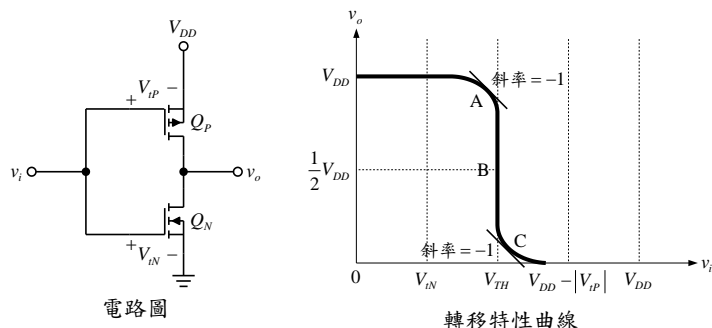
9. () 小明上電子學實驗課時，完成如下圖所示 MOSFET 串級放大電路，已知所使用的 MOSFET 元件參數 $K_1 = K_2 = 2\text{mA/V}^2$, $V_{t1} = V_{t2} = 1\text{V}$ ，依工作步驟要求調整 VR 使 $V_{D1} = 6\text{V}$ ，以三用電表測量 MOSFET 之 $V_{GS1} = 3\text{V}$, $V_{GS2} = 5\text{V}$ ，如果增加 VR 調整值，則下列各直流電壓變化敘述，何者錯誤？(A) I_{D1} 增加 (B) I_{D2} 增加 (C) V_{D1} 減少 (D) V_{D2} 增加



10. () 如下圖所示為何種電路？(A)CMOS 反相器 (B)NMOS 反相器 (C)PMOS 反相器 (D)Pseudo-NMOS 反相器

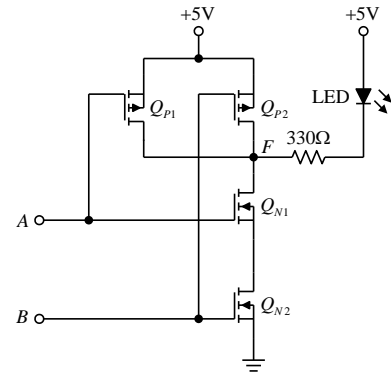


11. () 如下圖所示 CMOS 反相器電路及其轉移特性曲線，當輸入電壓 $v_i = V_{TH}$ 時， Q_N 及 Q_P 分別工作在何區域中？



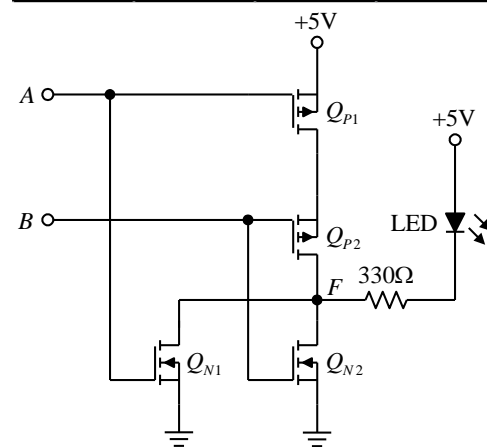
- (A) Q_N 工作在歐姆區， Q_P 工作在飽和區 (B) Q_N 工作在飽和區， Q_P 工作在歐姆區 (C) Q_N 及 Q_P 皆工作在歐姆區 (D) Q_N 及 Q_P 皆工作在飽和區

12. () 如下圖所示，可以使 LED 點亮的輸入組合有幾種？(A)1 種 (B)2 種 (C)3 種 (D)4 種

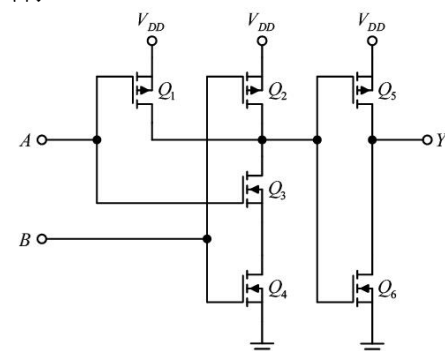


13. () 電子實習課，新一、小蘭、平次、和葉四人分別完成下圖所示電路，並且各自測試一種輸入組合，請問四人中何人所得數據是錯誤的？(A)新一 (B)小蘭 (C)平次 (D)和葉

輸入			學生	LED狀態
A	B	F		
0V	0V	4.9V	新一	暗
0V	+5V	4.9V	小蘭	暗
+5V	0V	0.1V	平次	亮
+5V	+5V	0.1V	和葉	亮



14. () 如下圖所示電路為何種邏輯閘？(A)及 (AND) 閘 (B)反及 (NAND) 閘 (C)或 (OR) 閘 (D)反或 (NOR) 閘



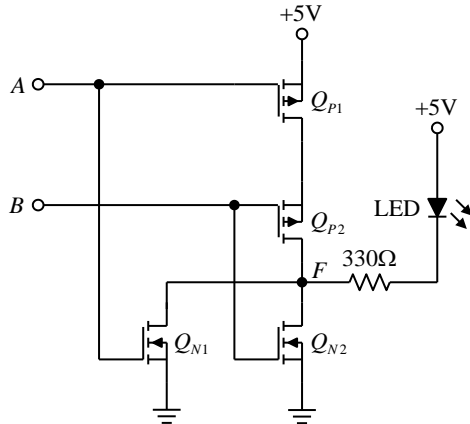
國立新竹高工 113 學年度第一學期期末考試題

命題教師:徐永昇 科目: 電子學 範圍: **CH7-4~CH9** 班級: _____ 座號: _____ 姓名: _____

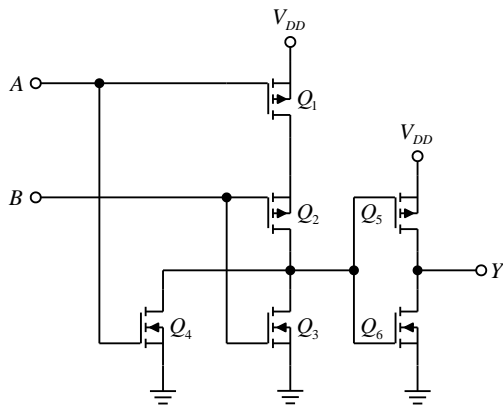
適用班級:資二甲、資二乙

※全程禁止使用 3C、行動電話、計算機等，違者以 0 分計並依校規處理。

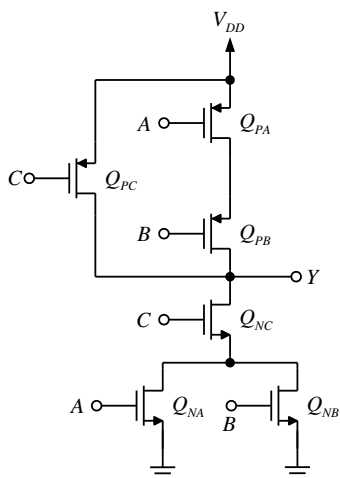
15. () 如下圖所示，可以使 LED 點亮的輸入組合有幾種？(A)1 種 (B)2 種 (C)3 種 (D)4 種



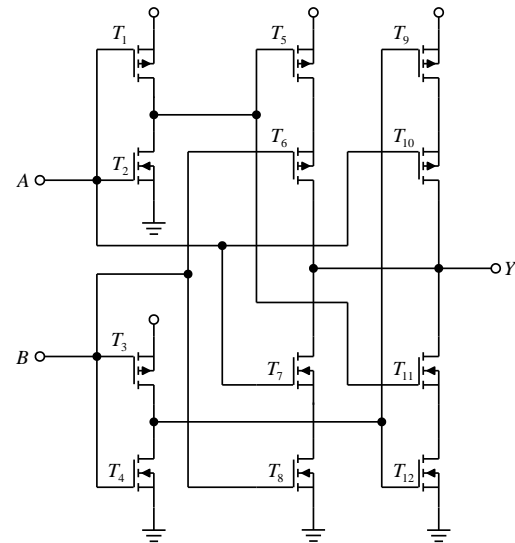
16. () 如下圖所示電路為何種邏輯閘？(A)及 (AND) 閘 (B)反及 (NAND) 閘 (C)或 (OR) 閘 (D)反或 (NOR) 閘



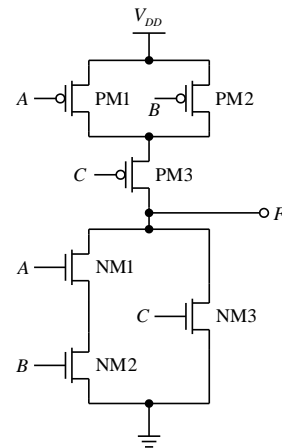
17. () 如下圖所示 MOSFET 數位電路，輸出 Y 之布林代數式為何？(A) $F = C + AB$ (B) $F = C(A + B)$ (C) $F = \overline{C + AB}$ (D) $F = \overline{C(A + B)}$



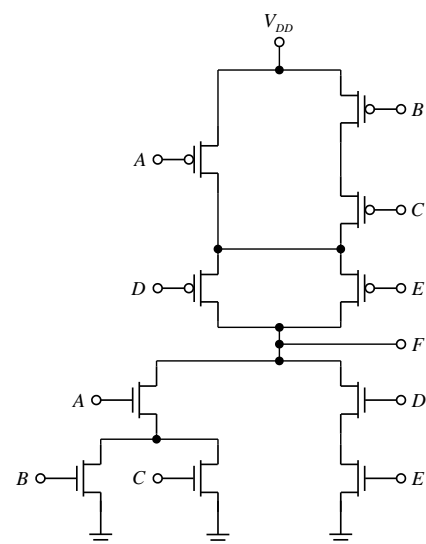
18. () 如下圖所示 MOSFET 數位電路為何種邏輯閘？(A)反及 (NAND) 閘 (B)反或 (NOR) 閘 (C)反 (NOT) 閘 (D)互斥或 (XOR) 閘



19. () 如下圖所示 MOSFET 數位電路，使輸出為邏輯 1 的輸入組合有幾種？(A)3 種 (B)4 種 (C)5 種 (D)6 種



20. () 如下圖所示 MOSFET 數位電路，輸出 F 之布林代數式為何？(A) $\overline{A + BC + D + E}$ (B) $\overline{A + BC + DE}$ (C) $\overline{A + BCDE}$ (D) $\overline{A(B + C) + DE}$



國立新竹高工 113 學年度第一學期期末考試題

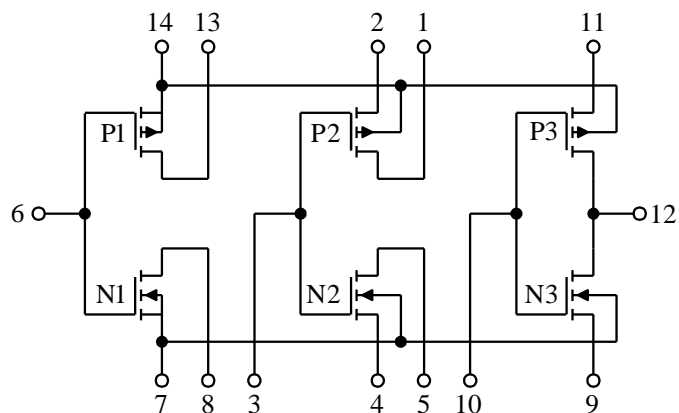
命題教師:徐永昇 科目: 電子學 範圍: **CH7-4~CH9** 班級: _____ 座號: _____ 姓名: _____

適用班級:資二甲、資二乙

※全程禁止使用 3C、行動電話、計算機等，違者以 0 分計並依校規處理。

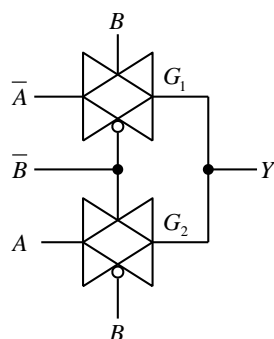
二、問答題，共 5 題，按每題配分

1. 小華欲做電子實習，使用 IC 如下圖所示之 CD4007 IC，若第 12 腳與第 13 腳連接、第 8 腳與第 9 腳連接、第 6 腳當輸入 A 且第 10 腳當輸入 B 、第 12 腳當輸出 F 、第 11 腳與第 14 腳連接、第 14 腳接 $+V_{DD}$ 、第 7 腳接地，試問此電子實習可以完成何種 MOSFET 邏輯閘？（如未繪製電路圖及邏輯分析者，不予計分。）（10 分）

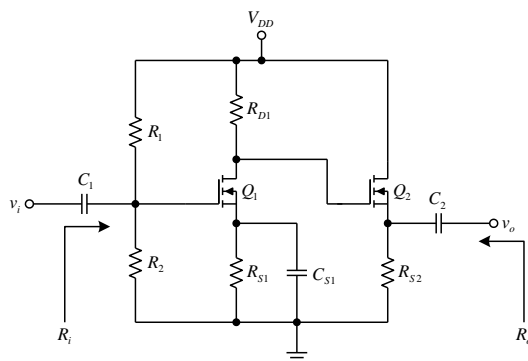


3. 利用 CMOS 設計出符合 $A + B(C + D)$ 的數位電路為何？（10 分）

4. 下圖所示為一個使用 CMOS 傳輸閘組成之邏輯電路，請問輸出 Y 為何？（10 分）



5. 如圖所示直接耦合串級放大電路，若 $R_1 = 390\text{k}\Omega$ ， $R_2 = 130\text{k}\Omega$ ， $R_{D1} = 16\text{k}\Omega$ ， $R_{S1} = 4\text{k}\Omega$ ， $R_{S2} = 8\text{k}\Omega$ 。已知 MOSFET 工作於飽和區， Q_1 及 Q_2 的順向互導相同 $g_{m1} = g_{m2} = 0.5\text{ mA/V}$ ，試求總電壓增益為何？（5 分）



2. 有一單級放大器的低頻截止頻率為 1500Hz ，高頻截止頻率為 20kHz ，試求以兩個相同放大器串接後，系統的高頻截止頻率為多少？（5 分）