

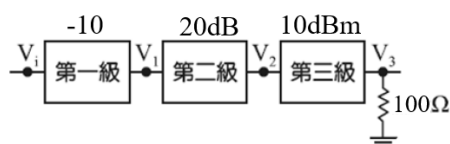
科目： 電子學 電機科二年級 班 學生： 座號： 考試班級： 電二甲、電二乙命題教師： 陳志煒

共 3 頁,第 1 頁

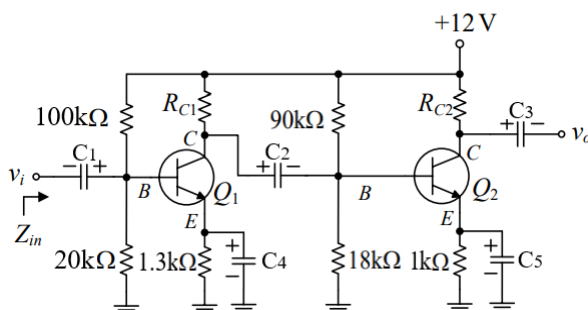
■使用電腦讀卡

科目代碼： ☐ 答案請寫於答案卷上☐ 答案請寫於試卷上

- 下列有關 BJT 串級放大電路之敘述，何者正確？
(A)RC 交連直流損失小，效率高 (B)直接交連無耦合元件，偏壓穩定性佳
(C)RC 交連前後級偏壓會相互影響，工作點設計時須小心 (D)直接交連放大器適用於 IC 積體電路
- 下列有關達靈頓電路之敘述何者正確？
(A)可由個 NPN 與 PNP 電晶體採 CC 組態串聯 CB 組態 (B)可提高輸入阻抗與電壓放大
(C)通常置於放大電路之輸出級，以提高電路驅動負載之能力 (D)缺點為高漏電流與電流增益近似於 1
- 下列有關疊接放大電路之敘述何者錯誤？
(A)由 CE 組態串聯 CB 組態
(B)CE 組態置於輸入級可提高整體電路之電流增益與輸入阻抗
(C)主電壓增益由 CB 組態提供，可改善 CE 米勒電容效應造成之低頻失真
(D)級與級之間採直接交連
- 若單級放大器的截止頻率為 64Hz 與 10kHz，則下列敘述何者錯誤？
(A)若輸入訊號為 5kHz 弦波時，輸出功率為 150W，若訊號頻率改為 64Hz 時，輸出功率為 75W
(B)若輸入訊號為 5kHz 弦波時，電壓增益為 100，若訊號頻率改為 10kHz 時，電壓增益為 70.7
(C)若輸入訊號為 64Hz 弦波時，電壓增益為 10dB，若訊號頻率改為 10kHz 時，電壓增益為 10dB
(D)若輸入訊號為 64Hz 弦波時，電壓增益為 10dB，若訊號頻率改為 5kHz 時，電壓增益為 7dB
- 承上題，若將兩個單級放大器串接後，則其頻寬將變為？
(A) 6.3kHz (B)5.2kHz (C)4.8kHz (D)4.2kHz
- 如圖(1)所示串級放大器，若輸入電壓為 $10\mu V$ ，則下列敘述何者錯誤？
(A) $V_1 = -0.1mV$ (B) $V_2 = 1mV$ (C)第三級輸出功率 10mW (D)總體電壓增益為 -100dB

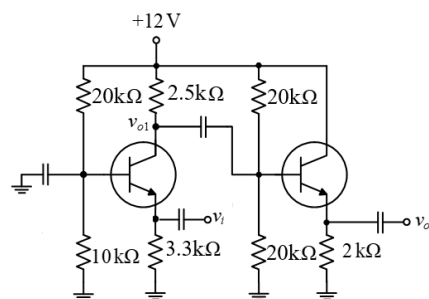


圖(1)



圖(2)

- 如圖所示之 BJT 串級放大電路，電晶體 Q_1 之 β 為 199， Q_2 之 β 為 99， V_{BE} 均為 0.7V，熱電壓 $V_T = 25\text{ mV}$ ，若選擇 R_{C1} 使第二級放大電路之工作點操作於負載線的中點，則 R_{C1} 約為何？
(A)4.45k Ω (B)5.45 k Ω (C)6.45 k Ω (D)6.85 k Ω
- 承上題，輸入阻抗 Z_{in} 約為何？
(A)2.6k Ω (B)3.84k Ω (C)5.56 k Ω (D)6k Ω
- 承上題，下列有關敘述何者錯誤？
(A)本電路為 RC 耦合串級放大電路
(B) C_1 、 C_2 、 C_3 為耦合電容，功能為隔離直流訊號耦合交流訊號
(C) C_4 、 C_5 為旁路電容，功能為降低 R_E 電阻之交流負回授，提高增益
(D)耦合電容與旁路電容對低頻訊號會產生訊號衰減、增益下降與相位移等問題，為降低影響，設計時應使電容值愈小愈好
- 如圖(3)所示串級放大器， V_{BE} 皆為 0.7V， β 皆為 100，熱電壓 V_T 皆為 25 mV；圖中由 v_i 輸入端看進去的輸入阻抗約為何？
(A)15 Ω (B)25 Ω (C)51 Ω (D) 2 k Ω
- 承上題，總電壓增益 v_o / v_i 約為何？
(A)80 (B)25.6 (C)10 (D)8



圖(3)

科目： 電子學 電機科二年級 班 學生： 座號：

考試班級：電二甲、電二乙

命題教師： 陳志煒

共 3 頁,第 2 頁

■使用電腦讀卡

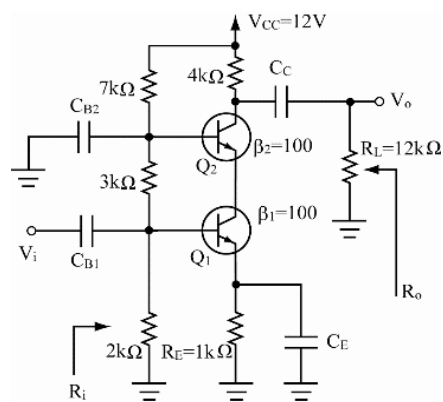
科目代碼：

□答案請寫於答案卷上

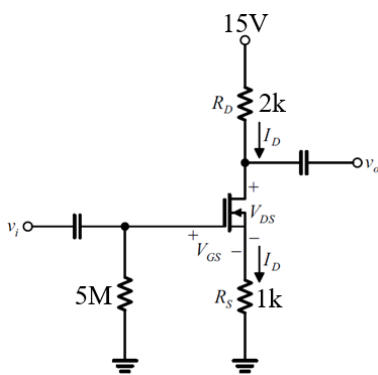
□答案請寫於試卷上

12. 如圖(4)所示電路， V_{BE} 皆為 $0.7V$ ， β 皆為 100 ，熱電壓 V_T 皆為 $26mV$ ，試求 V_{CE2} 約為何？

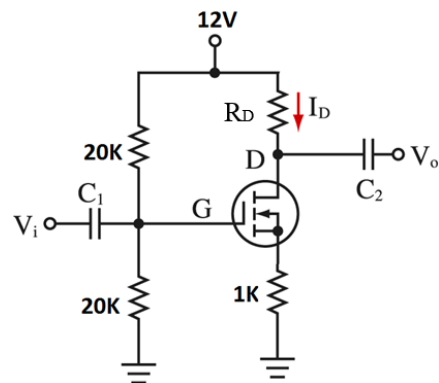
(A)5V (B)4.3V (C)2.5V (D)1.6V



圖(4)



圖(5)



圖(6)

13. 承上題，是求其總電壓增益 v_o / v_i 約為何？

(A)-150 (B)150 (C)-75 (D)75

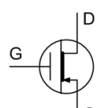
14. 下列有關電晶體之敘述何者錯誤？

(A)BJT 為雙載子，電流控制型元件，輸出電流 I_c 由輸入電流 I_B 控制(B)FET 為單載子，電壓控制型元件，輸出電流 I_{DS} 由輸入電壓 V_{GS} 控制

(C)BJT 溫度穩定度較 FET 佳，且高輸出電流為 BJT 之優勢

(D)FET 具高輸入阻抗，輸入電流小、易推動，製作於積體電路時具有體積小、密度高、消耗功率低之優勢

15. 下列有關 MOSFET 之敘述何者錯誤？

(A)N-EMOS 形成通道之臨界電壓 $V_T > 0$ ，且當 $V_{GS} > V_T$ 且 $V_{GD} > V_T$ 時，FET 工作於歐姆區(B)P-EMOS 形成通道之臨界電壓 $V_T < 0$ ，且當 $V_{DS} \leq V_{GS} - V_T$ 時，FET 工作於飽和區(C)N-DMOS 有預置通道，當 $V_{GS} > 0$ 時 FET 為增強模式，此時 $I_{DS} > I_{DSS}$ (D)P-DMOS 符號為 ，當 $V_{GS} \leq V_p$ 且 $V_{GD} \leq V_p$ 時，FET 工作於截止區16. 某工作於飽和區之 N 通道 E-MOSFET，當 $V_{GS} = 4V$ 時， $I_D = 2mA$ ， $g_m = 2ms$ ，試求 k 為？(A) $0.25mA/V^2$ (B) $0.5mA/V^2$ (C) $1mA/V^2$ (D) $2mA/V^2$ 17. 承上題，試求 $I_D = 4.5mA$ 之 g_m 與 V_{GS} 為何？(A) $g_m = 3mA/V$ ； $V_{GS} = 5V$ (B) $g_m = 3mA/V$ ； $V_{GS} = 6V$ (C) $g_m = 4mA/V$ ； $V_{GS} = 5V$ (D) $g_m = 4mA/V$ ； $V_{GS} = 6V$ 18. 如圖(5)所示， $I_{DSS} = 9mA$ ， $V_p = -3V$ ，則下列敘述何者錯誤？

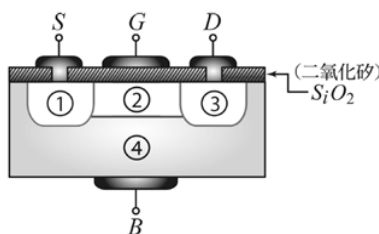
(A)電路採自給偏壓模式 (B)此種偏壓模式不適用於增強型 MOSFET

(C) $I_{DS} = 4mA$ (D)FET 工作於歐姆區19. 如圖所示，若 MOSFET 之臨界電壓 $V_T = 1V$ ，則下列有關 FET 偏壓工作模式之敘述何者錯誤？

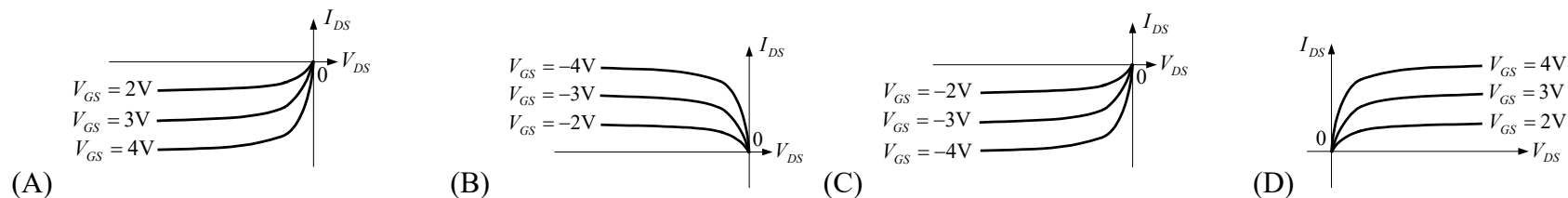
(A) 1V 歐姆區 (B) 1V 飽和區 (C) 2.5V 截止區 (D) 2V 歐姆區

20. 如圖(6)所示，分壓式偏壓電路，若 $V_T = 2V$ ， $K = 0.5mA/v^2$ ，則 FET 進入飽和區之最大 R_D 為何？(A) $3k\Omega$ (B) $4k\Omega$ (C) $5k\Omega$ (D) $6k\Omega$

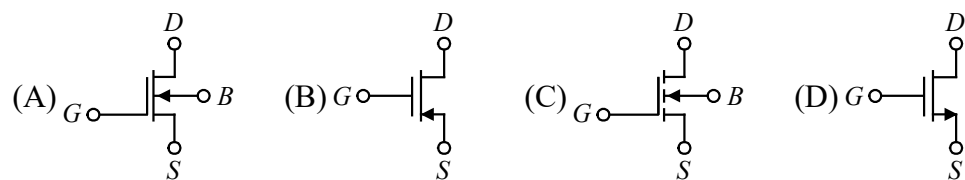
21. 如圖，為一個 P 通道空乏型 MOSTFET 的結構圖，試問①、②、③、④依序為何種材料

(A) ①： N^+ ；②： N ；③： N^+ ；④： P (B) ①： P^+ ；②： P ；③： P^+ ；④： N (C) ①： N ；②： N^+ ；③： N ；④： P^+ (D) ①： P ；②： P^+ ；③： P ；④： N^+ 

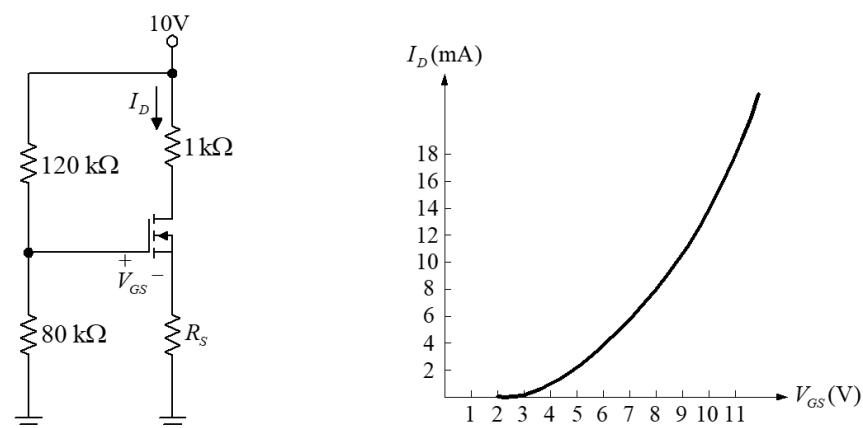
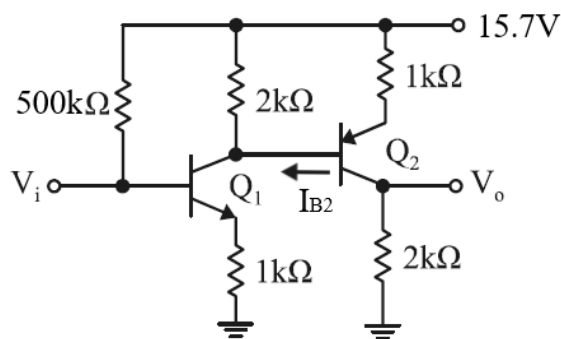
22. 下列何者為正確的增強型 PMOS 電晶體特性曲線？



23. 下列為金氧半場效電晶體 MOSFET 空乏型 N 通道元件之電路符號？

24. 下圖(左)電路中的金氧半場效電晶體具有如下圖(右)的 $I_D - V_{GS}$ 特性曲線，若 $K = 0.3\text{mA/V}^2$ ，試求 $R_S = 0\Omega$ 時， I_D 約為

(A)1.2mA (B)2.4mA (C)2.7mA (D)3.6mA

25. 如圖(7)所示之電路，若 $\beta_1=100$ ， $\beta_2=47$ ， $V_{BE}=0.7\text{V}$ ，則下列敘述何者正確？(A) Q_2 工作於飽和區 (B) $I_{B2}=0.043\text{mA}$ (C) $V_o=8\text{V}$ (D) $\frac{V_o}{V_i}=-4$ 

圖(7)