

國立新竹高工 114 學年度第一學期期末考試題

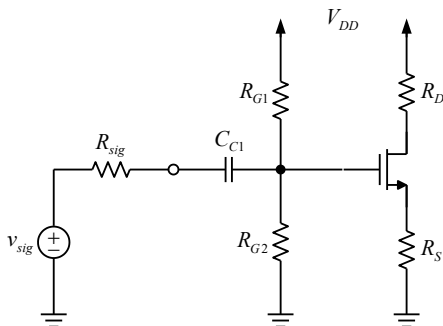
命題教師:徐永昇 科目: 電子學 範圍: **CH7~CH9** 班級: _____ 座號: _____ 姓名: _____

適用班級:資二甲、資二乙

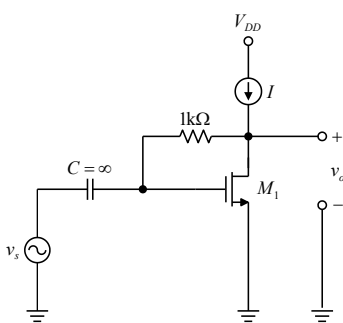
※全程禁止使用 3C、行動電話、計算機等，違者以 0 分計並依校規處理。

一、選擇題，共 25 題，每題 3 分

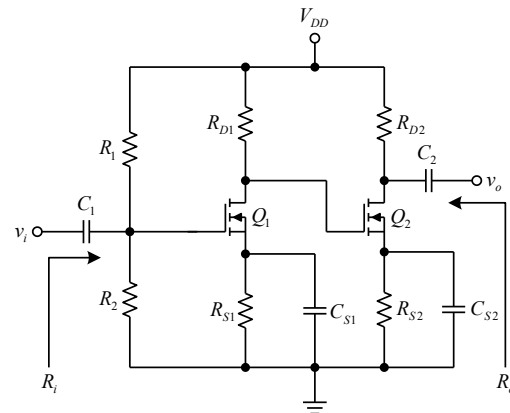
- () 一 N 通道 D-MOSFET 電路操作於飽和區(夾止區)，MOSFET 之夾止電壓 $V_p = -4\text{ V}$ ， $I_{DSS} = 10\text{ mA}$ ，工作點之 $V_{GS} = -3\text{ V}$ ，則此工作點之交流轉移電導 g_m 為何？(A) 0.82 mA/V (B) 1.25 mA/V (C) 1.56 mA/V (D) 1.82 mA/V
- () MOSFET 作為放大器使用時，必須偏壓在何區域？(A)歐姆區 (B)定電流區 (C)崩潰區 (D)截止區
- () 關於 FET 交流參數敘述，下列何者錯誤？
(A)放大因數 $\mu = \frac{v_{ds}}{v_{gs}}$ ，單位：無 (B)順向互導 $g_m = \frac{i_d}{v_{gs}}$ ，單位：西門子 S (C)輸出阻抗 $r_d = \frac{v_{ds}}{i_d}$ ，單位：歐姆 Ω (D) $\mu = g_m / r_d$
- () 如下圖所示 MOSFET 放大電路，若在實驗中不小心將 MOSFET 元件燒毀，替換元件後，如果調整完且 MOSFET 工作點位於輸出特性曲線的中間，仍然會得上、下截波的輸出信號，下列何者原因最有可能？(A)輸入信號振幅太小 (B)輸入信號振幅太大 (C)電源電壓太小 (D)電源電壓太大



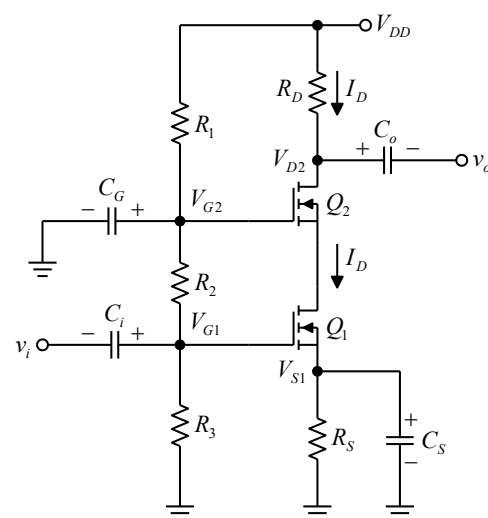
- () 如下圖所示 MOSFET 放大器，輸出阻抗 $r_o = 10\text{ k}\Omega$ ，互導 $g_m = 10\text{ mA/V}$ ，電流源為理想，則 $\left| \frac{v_o}{v_s} \right|$ 為多少？(A) 100 (B) 10 (C) $\frac{100}{11}$ (D) 5



- () 如下圖所示是由兩個完全相同的 MOSFET 以直接耦合串級合成的放大電路，假設電路的總電壓增益為 $A_{vT} = \frac{v_o}{v_i}$ 。小華於輸出端 v_o 連接一負載電阻 R_L 接地。試問當負載電阻 R_L 由 $10\text{ M}\Omega$ 逐漸減小到 $8\text{ }\Omega$ 的過程中， A_{vT} 會發生什麼樣的變化？(A)由大漸變小 (B)由小漸變大 (C)維持不變 (D)先變大再變小



- () 影響 FET 放大器高頻響應的主要電容為何？(A)耦合電容及旁路電容 (B)雜散電容及極際電容 (C)耦合電容及雜散電容 (D)旁路電容及極際電容
- () 小明在電子學實驗課時，製作如下圖所示疊接放大器，以示波器測量並記錄各級輸入電壓 v_{i1} 、 v_{i2} 及輸出電壓 v_{o1} 、 v_{o2} ，測量完成後再計算第一級電壓增益 $A_{v1} = \frac{v_{o1}}{v_{i1}}$ 及第二級電壓增益 $A_{v2} = \frac{v_{o2}}{v_{i2}}$ ，則下列何者是較有可能的結果？(A) $A_{v1} = 1$ ， $A_{v2} = -10$ (B) $A_{v1} = -1$ ， $A_{v2} = 10$ (C) $A_{v1} = 10$ ， $A_{v2} = -1$ (D) $A_{v1} = -10$ ， $A_{v2} = 1$



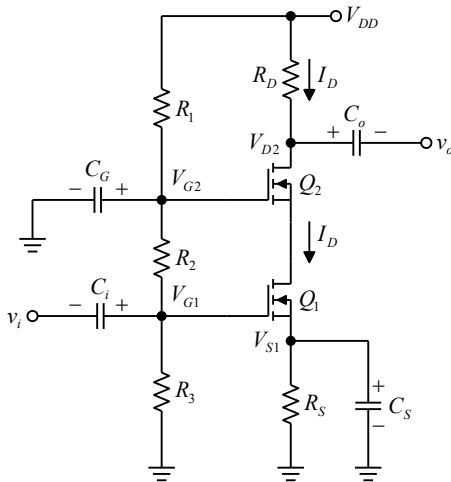
國立新竹高工 114 學年度第一學期期末考試題

命題教師:徐永昇 科目: 電子學 範圍: **CH7~CH9** 班級: _____ 座號: _____ 姓名: _____

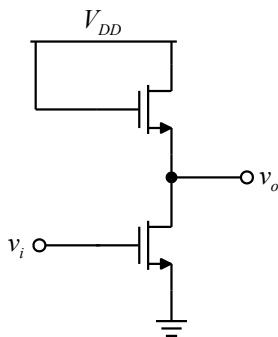
適用班級:資二甲、資二乙

※全程禁止使用 3C、行動電話、計算機等，違者以 0 分計並依校規處理。

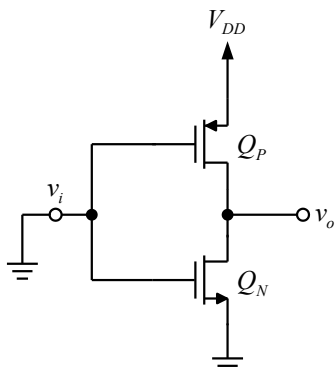
9. () 如下圖所示疊接放大器，已知 $g_{m1} = g_{m2} = 2 \text{ mA/V}$ ， $R_D = 5 \text{ k}\Omega$ ， $R_S = 2 \text{ k}\Omega$ ，求其電壓增益 $\frac{v_o}{v_i}$ 為多少？(A) - 4 (B) 4 (C) - 10 (D) 10



10. () 如下圖所示為何種電路？(A)CMOS 反相器 (B)NMOS 反相器 (C)PMOS 反相器 (D)Pseudo-NMOS 反相器

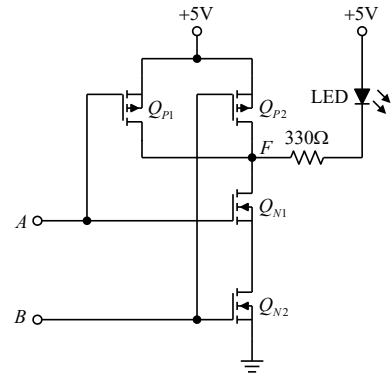


11. () 如下圖所示 CMOS 反相器的輸入端 v_i 接地時，其輸出端 v_o 是處於下列何種狀態？(A)拉上 (pull-up) 至 V_{DD} (B)拉下 (pull-down) 至地 (C) $\frac{1}{2}V_{DD}$ (D)皆關閉，輸出浮接

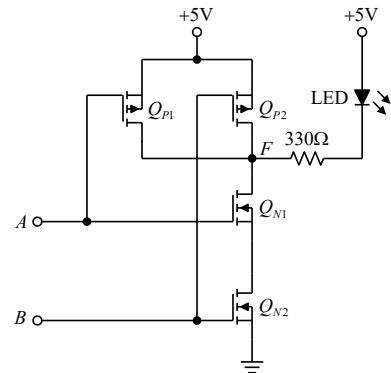


12. () 對於 CMOS 反相器的敘述，下列何者正確？(A)在輸出低準位或高準位狀態下，消耗功率最大 (B)在輸出轉態時，消耗功率最小 (C)CMOS 扇出數主要受限於輸入電容 (D)傳遞延遲時間愈大，交換速度愈快

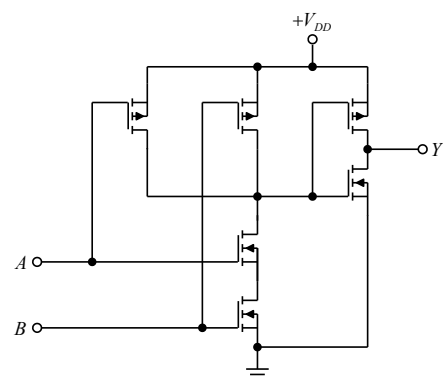
13. () 如下圖所示，可以使 LED 點亮的輸入組合有幾種？(A)1 種 (B)2 種 (C)3 種 (D)4 種



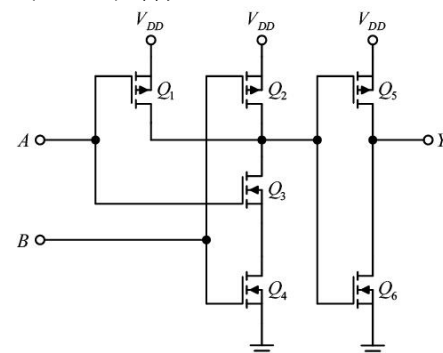
14. () 如下圖所示，當 LED 點亮時， Q_{N1} 及 Q_{N2} 分別工作在何種區域？(A)兩者皆工作在截止區 (B)兩者皆工作在歐姆區 (C) Q_{N1} 工作於截止區， Q_{N2} 工作於歐姆區 (D) Q_{N1} 工作於歐姆區， Q_{N2} 工作於截止區



15. () 如下圖所示數位邏輯電路，其輸出 Y 為何？(A) $Y = \overline{AB}$ (B) $Y = AB$ (C) $Y = \overline{A + B}$ (D) $Y = A + B$



16. () 如下圖所示電路為何種邏輯閘？(A)及 (AND) 閘 (B)反及 (NAND) 閘 (C)或 (OR) 閘 (D)反或 (NOR) 閘



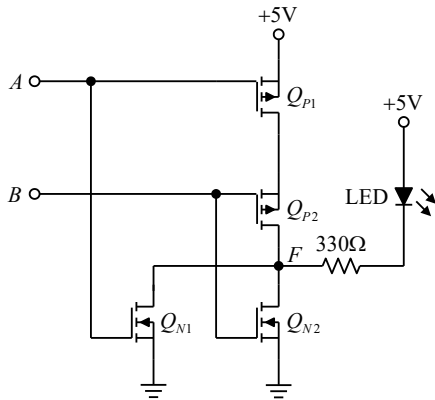
國立新竹高工 114 學年度第一學期期末考試題

命題教師:徐永昇 科目: 電子學 範圍: **CH7~CH9** 班級: _____ 座號: _____ 姓名: _____

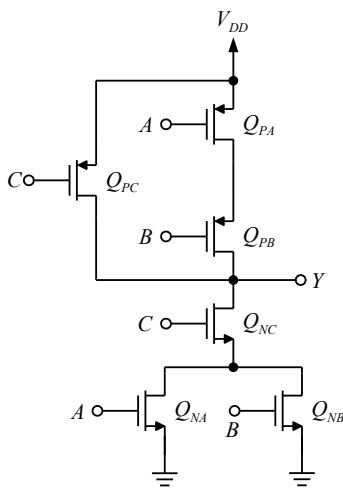
適用班級:資二甲、資二乙

※全程禁止使用 3C、行動電話、計算機等，違者以 0 分計並依校規處理。

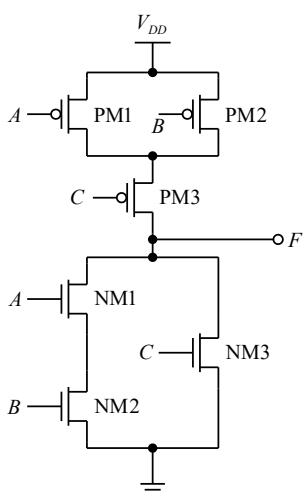
17. () 如下圖所示，可以使 LED 點亮的輸入組合有幾種？(A)1 種 (B)2 種 (C)3 種 (D)4 種



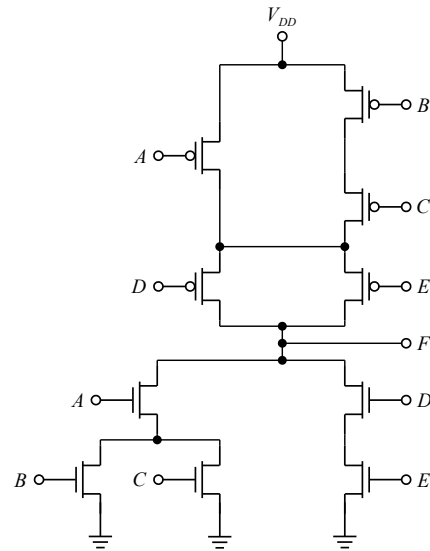
18. () 如下圖所示 MOSFET 數位電路，輸出 Y 之布林代數式為何？(A) $F = C + AB$ (B) $F = C(A + B)$ (C) $F = \overline{C + AB}$ (D) $F = \overline{C(A + B)}$



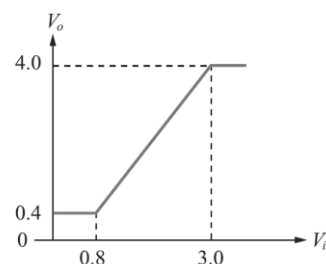
19. () 如下圖所示 MOSFET 數位電路，輸出 F 之布林代數式為何？(A) $F = C + AB$ (B) $F = C(A + B)$ (C) $F = \overline{C + AB}$ (D) $F = \overline{C(A + B)}$



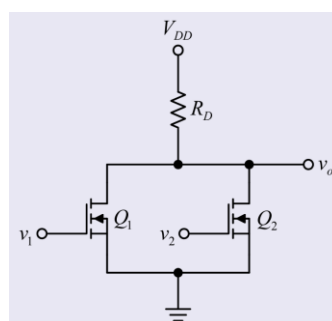
20. () 如右上圖所示 MOSFET 數位電路，輸出 F 之布林代數式為何？(A) $\overline{A(B + C) + DE}$ (B) $\overline{A + BC + DE}$ (C) $\overline{A + BCDE}$ (D) $\overline{A + BC + D + E}$



21. () 放大器的「截止頻率」(cutoff frequency) 定義是什麼？(A)增益降到最大值的一半 (B)增益下降到 -3 dB 的頻率點 (C)電流完全停止的頻率 (D)電壓固定不變的頻率
22. 有一單級放大器，其低頻截止頻率 $f_L = 8\text{kHz}$ ，高頻截止頻率 $f_H = 80\text{kHz}$ ，若將相同兩放大器二級串接，則串級系統的頻帶寬度 $BW_{(2)}$ 為多少？(A) 32.8kHz (B) 34.8kHz (C) 36.8kHz (D) 38.8kHz
23. CMOS 反相器的操作電壓為 3V，輸出端等效電容為 0.03pF，當操作在 500MHz 時，其動態功率消耗為多少？(A) 125μW (B) 135μW (C) 145μW (D) 155μW
24. 某邏輯閘電壓轉換特性曲線圖如下圖所示，試求系統雜訊邊限 V_{NM} 為多少？(A) 0.4V (B) 1.0V (C) 2.2V (D) 3.6V



25. 下圖為增強型 N 通道 MOSFET 組成的邏輯電路。若在一正邏輯系統下，其數位邏輯閘功能為何？(A)及閘 (AND) (B)或閘 (OR) (C)反及閘 (NAND) (D)反或閘 (NOR)



國立新竹高工 114 學年度第一學期期末考試題

命題教師:徐永昇 科目: 電子學 範圍: **CH7~CH9** 班級: _____ 座號: _____ 姓名: _____

適用班級:資二甲、資二乙

※全程禁止使用 3C、行動電話、計算機等，違者以 0 分計並依校規處理。

二、問答題，共 2 題，共 25 分

(問答題皆須有計算或分析過程，否則不予計分)

1. 試利用 CMOS 設計出符合 $Y = \overline{A(B + CD)}$ 的數位電路為何? (15 分)

2. 如圖所示串級放大電路中，在不考慮直流狀態下且電晶體均工作於飽和區時，若 $r_{o1} = r_{o2} = \infty$ ， $k_1 = k_2 = 1\text{mA/V}^2$ 、 $I_{D1Q} = 1\text{mA}$ 、 $I_{D2Q} = 4\text{mA}$ ，試求 A_{vT} 為多少? (10 分)

